

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 10 月 24 日
Application Date

申請案號：091124814
Application No.

申請人：日月光半導體製造股份有限公司
Applicant(s)

局 長

Director General

蔡 練 生

發文日期：西元 2003 年 8 月 8 日
Issue Date

發文字號：09220801770
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	系統模組封裝構造
	英 文	SYSTEM IN PACKAGE STRUCTURES
二、 發明人	姓 名 (中文)	1. 張靜慧 2. 李士璋
	姓 名 (英文)	1. Chang, Ching-Hui 2. Lee, Shih-Chang
	國 籍	1. 中華民國 2. 中華民國 1. R.O.C. 2. R.O.C.
	住、居所	1. 高雄市左營區文瑞路27號5樓(5Fl., No. 27, Wenruei Rd., Tzuoying Chiu, Kaohsiung, Taiwan 813, R.O.C.) 2. 高雄縣大社鄉民治路43號(No. 43, Minj Rd., Dashe Shiang, Kaohsiung, Taiwan 815, R.O.C.)
三、 申請人	姓 名 (名稱) (中文)	1. 日月光半導體製造股份有限公司
	姓 名 (名稱) (英文)	1. Advanced Semiconductor Engineering, Inc.
	國 籍	1. 中華民國 R.O.C.
	住、居所 (事務所)	1. 高雄市楠梓加工區經三路26號(26 Chin 3rd Rd., Nantze Export Processing Zone Kaoshiung, Taiwan, R.O.C.)
	代表人 姓 名 (中文)	1. 張虔生
	代表人 姓 名 (英文)	1. Chang, Jason



申請日期：	案號：
類別：	

(以上各欄由本局填註)

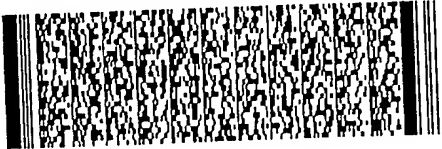
發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人	姓名 (中文)	3. 戴惟璋 4. 翁國良
	姓名 (英文)	3. Tai, Wei-Chang 4. Weng, Gwo-Liang
	國籍	3. 中華民國 4. 中華民國 3. R.O.C. 4. R.O.C.
	住、居所	3. 高雄市苓雅區輔仁路195號(No. 195, Furen Rd., Lingya Chiu, Kaohsiung, Taiwan 802, R.O.C.) 4. 高雄市苓雅區凱旋二路103巷52號(No. 52, Lane 103, Kaishiuan 2nd Rd., Lingya Chiu, Kaohsiung, Taiwan 802, R.O.C.)
三、 申請人	姓名 (名稱) (中文)	
	姓名 (名稱) (英文)	
	國籍	
	住、居所 (事務所)	
	代表人 姓名 (中文)	
	代表人 姓名 (英文)	



申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書		
一、 發明名稱	中 文	
	英 文	
二、 發明人	姓 名 (中文)	5. 李政穎
	姓 名 (英文)	5. Lee, Cheng-Yin
	國 籍	5. 中華民國 S. R. O. C.
	住、居所	5. 台南市育平七街2號6樓之3(6Fl.-3, No. 2, Yuping 7th St., Anping Chiu, Tainan, Taiwan 708, R.O.C.)
三、 申請人	姓 名 (名稱) (中文)	
	姓 名 (名稱) (英文)	
	國 籍	
	住、居所 (事務所)	
	代表人 姓 名 (中文)	
	代表人 姓 名 (英文)	
		

四、中文發明摘要 (發明之名稱：系統模組封裝構造)

一種系統模組封裝結構，包括一第一基板、一第一晶片、一第一散熱件、一第二基板以及一第二晶片。其中，第一晶片係電性連接地設置於第一基板上，第一散熱件設置於第一晶片上方，且第一散熱件係具有一增加散熱效率之導熱部；第二晶片係電性連接地設置於第二基板上；而第二基板係置於第一散熱件上方並與第一基板電性連接。另外，本發明亦提供一種上述系統模組封裝結構的封裝方法。

英文發明摘要 (發明之名稱：SYSTEM IN PACKAGE STRUCTURES)

A system in package structure includes a first substrate, a first chip, a first heat slug, a second substrate, and a second chip. In this case, the first chip is mounted on and electrically connected to the first substrate, and the first heat slug is located above the first chip. The first heat slug includes a thermal-conductive portion for enhancing heat releasing. The second chip is mounted on and electrically connected to the second substrate. The second substrate is



四、中文發明摘要 (發明之名稱：系統模組封裝構造)

英文發明摘要 (發明之名稱：SYSTEM IN PACKAGE STRUCTURES)

located above the first heat slug and is electrically connected to the first substrate.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

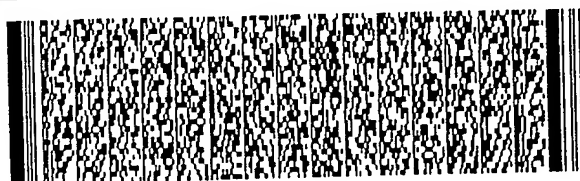
【發明領域】

本發明係關於一種半導體封裝結構，特別關於一種加裝散熱件之系統模組封裝結構。

【習知技術】

近年來，由於行動電話、個人數位助理 (personal digital assistance, PDA) 及數位相機等具強大功能的可攜式電子裝置之需求與日俱增，所以封裝結構的型態乃隨著科技的發展而趨向於重量輕、尺寸小及訊號傳輸路徑短等方向發展。為因應此一趨勢，半導體封裝產業便發展出利用堆疊方式整合的系統模組封裝結構，其係利用垂直堆疊方式將至少一積體電路 (IC) 組合於同一封裝結構中，以便節省封裝面積並改善訊號失真、延遲及電力損耗等問題。

請參照圖1A與1B所示，習知的系統模組封裝結構1包括一第一基板11、一第一晶片12、一電性連接板13、一第二基板14、一第二晶片15以及一散熱件16。如圖所示，第一晶片12係電性連接地設置於第一基板11上，第二晶片15係電性連接地設置於第二基板14上，而第二基板14係置於第一晶片12上方，電性連接板13係具有一穿口且設置於第一基板11與第二基板14之間，而第一晶片12係位於電性連接板13之穿口中，散熱件16設置於第二晶片15上。其中，第一基板11與第二基板14皆為球柵陣列式 (BGA) 基板，第一晶片12與第二晶片15皆利用覆晶 (flip-chip) 方式



五、發明說明 (2)

分別設置於第一基板11與第二基板14上，而電性連接板13係用以電性連接第一基板11與第二基板14，以便整合第一晶片12與第二晶片15的功能來發揮出所需的系統效能。

此外，熟知技術者亦會利用打線接合 (wire bond) 方式來電性連接各晶片與各基板，以及利用封膠製程形成封膠體 (molding compound) 來包覆各晶片；另外，熟知技術者亦會使用不同類型的基板來承載各晶片，例如是凹穴向上式 (cavity up) 的基板。如圖2所示，在習知的系統模組封裝結構2中，第一基板11為一凹穴向上式基板，第一晶片12係黏置於第一基板11的凹穴中；第二晶片15係黏置於第二基板14上，然後以打線接合方式與第二基板14電性連接，亦即透過複數條導電線 (wire) 電性連接第二晶片15與第二基板14；另外，一封膠體17係包覆第二晶片15，以便保護導電線與第二晶片15；其中，散熱件16係位於第二晶片15上方，且其內外係充填有封膠體17。

需注意者，由於半導體晶片的高度集積化，伴隨而生的熱量亦隨之增加，相對之下，目前的封裝結構越趨輕薄短小，所以熱量越會集中在封裝構造中，亦即造成其熱流密度 (heat flux density) 提高；而為了有效地增加封裝結構的散熱速率，所以必須在封裝結構中加入散熱件。

然而，在習知的系統模組封裝結構中，如前述之系統模組封裝結構1與系統模組封裝結構2，通常只在最上層的晶片上方設置散熱件16，結果並無法有效地將下層的晶片所產生的熱量導出，所以，當習知的系統模組封裝結構在



五、發明說明 (3)

執行其功能時，下層的晶片還是可能會因伴隨產生的高溫高熱，使得產品的功能表現不如預期，或者是縮短系統模組封裝結構的壽命。

因此，如何提供一種能夠有效地將下層的晶片所產生之熱量導出的系統模組封裝結構，以期使系統模組封裝結構能夠發揮正常功能以及延長其壽命，正是當前封裝技術的重要課題之一。

【發明概要】

針對上述問題，本發明之目的為提供一種有效地將下層晶片所產生之熱量導出的系統模組封裝結構。

為達上述目的，依本發明之系統模組封裝結構包括一第一基板、一第一晶片、一第一散熱件、一第二基板、以及一第二晶片。在本發明中，第一晶片係電性連接地設置於第一基板上，第一散熱件係設置於第一晶片上方，且第一散熱件具有一用以增加散熱效率之導熱部；第二晶片係電性連接地設置於第二基板上；而第二基板係置於第一散熱件上方並與第一基板電性連接。

如上所述，第一晶片所產生的熱量可以有效地經由第一散熱件及其導熱部所導出。在本發明中，導熱部可以是與另一散熱件連接，以便將第一晶片所產生的熱量透過另一散熱件導出；另外，導熱部可以是延設至露出於第一基板外，以便利用此外露部分來導出第一晶片所產生的熱量。

五、發明說明 (4)

因此，依本發明之系統模組封裝結構及其封裝方法能夠有效地將第一晶片所產生的熱量導出，以期使所製造的系統模組封裝結構能夠發揮正常功能，且延長其壽命。

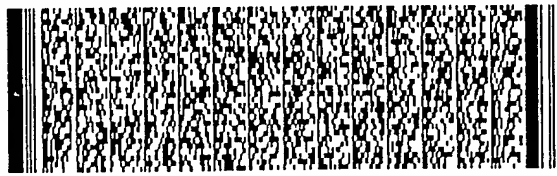
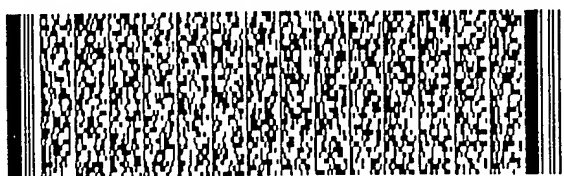
【較佳實施例之詳細說明】

以下將參照相關圖式，說明依本發明較佳實施例之系統模組封裝結構及其封裝方法，其中相同的元件將以相同的參照符號加以說明。

請參照圖3所示，依本發明較佳實施例之系統模組封裝結構3包括一第一基板31、一第一晶片32、一第一散熱件33、一第二基板35、一第二晶片36以及一第二散熱件37。

在本實施例中，第一基板31及第二基板35皆為球柵陣列式基板。需注意者，第一基板31及第二基板35可以是其他任意一種能夠用於系統模組封裝結構中的基板，例如是球柵陣列式基板、凹穴向上球柵陣列基板等。

第一晶片32係設置於第一基板31上，第二晶片36係設置於第二基板35上；在本實施例中，第一晶片32與第二晶片36係以覆晶方式分別設置於第一基板31與第二基板35上。需注意者，第一晶片32與第二晶片36亦可以利用打線接合方式分別設置於第一基板31與第二基板35上，而如前所述，當執行打線接合製程以利用導電線來接合各晶片與各基板之後，接著通常會進行封膠製程，以便使得導電線與晶片由此封膠體所包覆（圖中未顯示）。

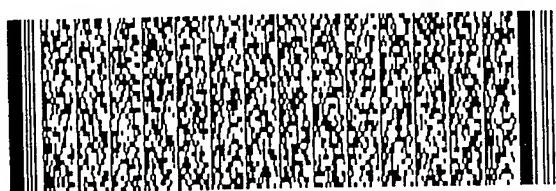


五、發明說明 (5)

第一散熱件33係設置於第一晶片32上，第二散熱件37係設置於第二晶片36上。在本實施例中，第一散熱件33係具有一延設露出於第一基板31外的導熱部331，如圖4所示，第一散熱件33可以是一體成形之金屬薄片，另外其亦可以是利用焊接方式將導熱部331焊接到第一散熱件33中。因此，第一晶片32所產生的熱能便可以經由第一散熱件33外露於第一基板31的導熱部331有效地被導出。需注意者，由於第二晶片36係位於系統模組封裝結構3的最上層，所以即使第二散熱件37可以被省略，第二晶片36仍能夠達到一定的散熱效果。

請再參考圖3所示，第二基板35下方形成有複數個凸塊(bump)，第一基板31上方形成有複數個焊墊，而第二基板35之凸塊係直接連接第一基板31之焊墊，所以第一基板31之電路能夠與第二基板35之電路電性連接，進而整合第一晶片32與第二晶片36的功能來發揮出所需的系統效能。在本實施例中，第二基板35之凸塊的厚度必須大於第一晶片32與第一散熱件33的厚度和，如此才能夠順利組合第一基板31與第二基板35。

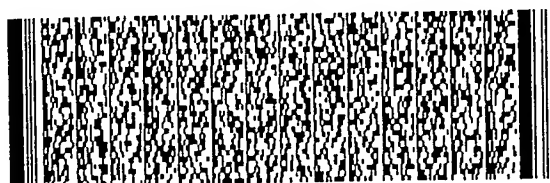
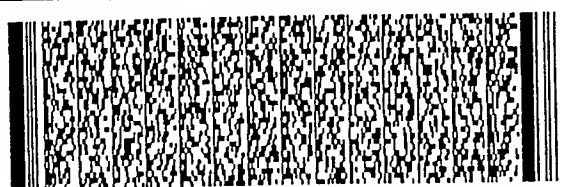
承上所述，第一基板31可以是凹穴向上球柵陣列基板，如圖5所示，依本發明另一較佳實施例之系統模組封裝結構5包括一第一基板31'、一第一晶片32、一第一散熱件33、一第二基板35、一第二晶片36以及一第二散熱件37。在本實施例中，由於第一基板31'為凹穴向上球柵陣列基板，所以第一晶片32係容置於第一基板31'的中央凹



五、發明說明 (6)

穴內，因此，第二基板35之凸塊的厚度可以不必大於第一晶片32與第一散熱件33的厚度和，而第一基板31'與第二基板35仍然能夠順利組合。

另外，第一基板31與第二基板35可以透過一電性連接板34來電性連接，第二晶片36可以是利用打線接合方式設置於第二基板35上。請參照圖6所示，依本發明另一較佳實施例之系統模組封裝結構6包括一第一基板31、一第一晶片32、一第一散熱件33、一電性連接板34、一第二基板35、一第二晶片36、一第二散熱件37以及一封膠體38。在本實施例中，第二晶片36係黏置於第二基板35上，然後以打線接合方式與第二基板35電性連接，亦即透過複數條導電線電性連接第二晶片36與第二基板35；封膠體38係包覆第二晶片36，以便保護導電線與第二晶片36，此時第二散熱件37係設置於第二晶片36上方，而且封膠體38係充填於第二散熱件37內外。電性連接板34係位於第一基板31與第二基板35之間，其係用以電性連接第一基板31之焊墊與第二基板35之凸塊；更詳細地說，電性連接板34之上表面具有複數個焊墊，而電性連接板34之下表面形成有複數個凸塊，電性連接板34之各焊墊與各凸塊係相對設置並分別電性連接；另外，電性連接板34之各焊墊係與第二基板35之各凸塊相對而設，電性連接板34之各凸塊係與第一基板31之焊墊相對而設。因此，第一基板31的訊號能夠與第二基板35之訊號透過電性連接板34互相溝通，進而整合第一晶片32與第二晶片36的功能來發揮出所需的系統效能。



五、發明說明 (7)

另外，請參照圖7所示，依本發明另一較佳實施例之系統模組封裝結構7包括一第一基板31、一第一晶片32、一第一散熱件33'、一電性連接板34、一第二基板35'、一第二晶片36以及一第二散熱件37。

在本實施例中，第一基板31、第一晶片32、電性連接板34、第二晶片36以及第二散熱件37係如前所述，故此不再闡述。

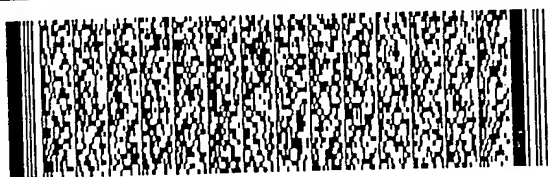
第一散熱件33'係設置於第一晶片32上，而第一散熱件33'之導熱部331'為複數個導熱球，其上緣係與第二基板35'的下表面接觸。

第二基板35'係設置於第一散熱件33'之導熱部331'上，並透過電性連接板34與第一基板31電性連接。其中，導熱部331'為無傳輸訊號功能之錫球(solder ball)。在本實施例中，第二基板35'中係形成有複數個散熱線(thermal trace) 351，其一端係與第二散熱件37接觸，而其另一端係與第一散熱件33'之導熱部331'接觸，因此，第一晶片32所產生的熱能便可以經由第一散熱件33'及該等散熱線351，然後自第二散熱件37有效地被散出。

為使本發明之內容更容易理解，以下將舉二實例，以說明依本發明較佳實施例之系統模組封裝結構封裝方法的流程。

請參照圖8所示，依本發明較佳實施例之系統模組封裝結構封裝方法8包括步驟801~805。

首先，在步驟801中，先將第一晶片電性連接地設置



五、發明說明 (8)

於第一基板上。在本步驟中，第一晶片可以是以覆晶方式或打線接合方式設置於第一基板上。

接著，步驟802係將第一散熱件設置於第一晶片上。在本實施例中，本方法係生產前述之系統模組封裝結構6（如圖6所示），而所使用的第一散熱件係如圖4所示的構造。

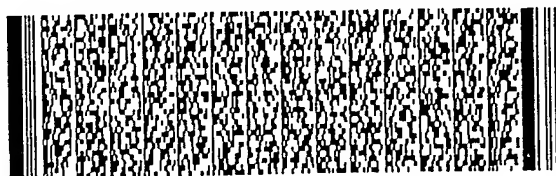
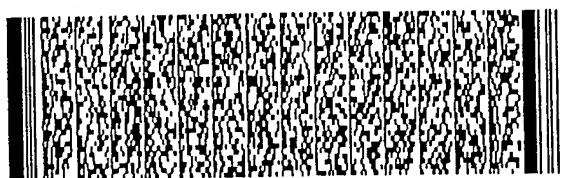
然後，步驟803係將第二晶片電性連接地設置於第二基板上，步驟804係將第二散熱件設置於第二晶片上。

需注意者，步驟801~802以及步驟803~804可以在不同生產線執行，所以步驟801~802以及步驟803~804的執行順序可以是同時進行或是前後對調。

最後，步驟805係電性連接第一基板與第二基板。在本實施例中，第一基板與第二基板係透過電性連接板來電性連接，所以本步驟係依序將第一基板、電性連接板與第二基板堆疊起來，以完成如圖6所示的系統模組封裝結構6。在完成步驟805之後，第一基板上的墊部係與電性連接板下的凸塊電連接，而電性連接板上的墊部係與第二基板下的凸塊電連接。

綜上所述，由於依本發明較佳實施例之系統模組封裝結構及其封裝方法係於第一晶片上設置第一散熱件，所以系統模組封裝結構下層的第一晶片所產生的熱量能夠有效地被導出，進而使得所製造的系統模組封裝結構能夠發揮正常功能，且延長其壽命。

以上所述僅為舉例性，而非為限制性者。任何未脫離



五、發明說明 (9)

本發明之精神與範疇，而對其進行之等效修改或變更，均應包含於後附之申請專利範圍中。



圖式簡單說明

【圖式簡單說明】

圖1A為一示意圖，顯示習知的系統模組封裝結構，其中各晶片係以覆晶方式設置於基板上。

圖1B為一示意圖，顯示圖1A所示之系統模組封裝結構的分解圖。

圖2為一示意圖，顯示另一習知的系統模組封裝結構，其中各晶片係以打線接合方式設置於基板上。

圖3為一示意圖，顯示依本發明較佳實施例之系統模組封裝結構的示意圖，其中第一散熱件係延設露出於第一基板外。

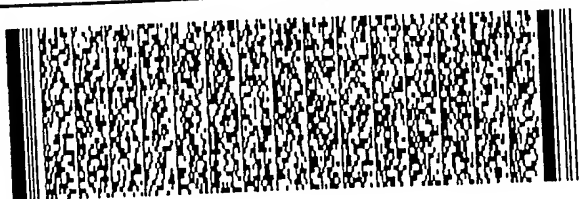
圖4為一示意圖，顯示在如圖3所示之系統模組封裝結構中的第一散熱件的示意圖。

圖5為一示意圖，顯示依本發明另一較佳實施例之系統模組封裝結構的示意圖，其中第一基板為凹穴向上球柵陣列基板。

圖6為一示意圖，顯示依本發明另一較佳實施例之系統模組封裝結構的示意圖，其係利用電性連接板來電性連接第一基板與第二基板。

圖7為一示意圖，顯示依本發明另一較佳實施例之系統模組封裝結構的示意圖，其中第一散熱件與第二基板間係設置有複數個導熱球。

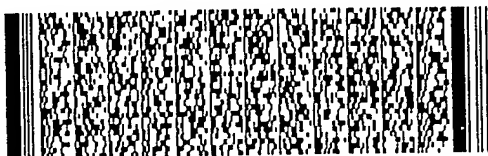
圖8為一流程圖，顯示依本發明較佳實施例之系統模組封裝結構封裝方法的流程。



圖式簡單說明

【圖式符號說明】

1	系統模組封裝結構
11	第一基板
12	第一晶片
13	電性連接板
14	第二基板
15	第二晶片
16	散熱件
17	封膠體
2	系統模組封裝結構
3	系統模組封裝結構
31	第一基板
31'	第一基板
32	第一晶片
33	第一散熱件
33'	第一散熱件
331	導熱部
331'	導熱部
34	電性連接板
35	第二基板
35'	第二基板
351	散熱線
36	第二晶片
37	第二散熱件



圖式簡單說明

- 38 封 膠 體
- 5 系 統 模 組 封 裝 結 構
- 6 系 統 模 組 封 裝 結 構
- 7 系 統 模 組 封 裝 結 構
- 8 系 統 模 組 封 裝 結 構 封 裝 方 法
- 801~805 系 統 模 組 封 裝 結 構 封 裝 方 法 的 流 程



六、申請專利範圍

1、一種系統模組封裝結構，包含：

- 一第一基板；
- 一第一晶片，其係電性連接地設置於該第一基板上；
- 一第一散熱件，其係設置於該第一晶片上方、並具有一增加散熱效率之導熱部；
- 一第二基板，其係設於該第一散熱件上方並與該第一基板電性連接；以及
- 一第二晶片，其係電性連接地設置於該第二基板上。

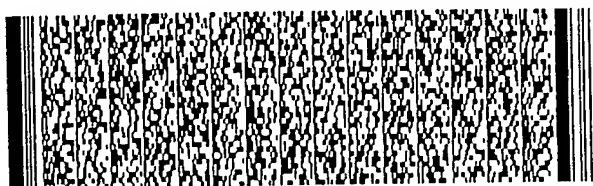
2、如申請專利範圍第1項所述之系統模組封裝結構，更包含：

- 一第二散熱件，其係設置於該第二晶片上方。

3、如申請專利範圍第2項所述之系統模組封裝結構，其中該第二散熱件係延設至該第二基板上，而該第二基板具有複數個散熱線（thermal trace），該導熱部係向上延設以接觸該等散熱線。

4、如申請專利範圍第1項所述之系統模組封裝結構，其中該導熱部係一鐸球（solder ball）。

5、如申請專利範圍第1項所述之系統模組封裝結構，其中該第一散熱件與該導熱部係一一體成形之金屬薄片。



六、申請專利範圍

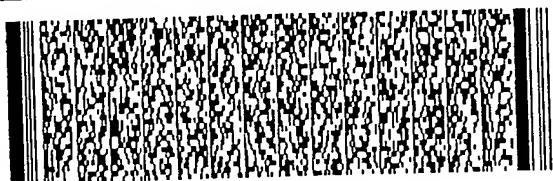
6、如申請專利範圍第1項所述之系統模組封裝結構，其中該導熱部係延設露出於該第一基板之外。

7、如申請專利範圍第1項所述之系統模組封裝結構，其中該第一基板為一凹穴式 (cavity) 基板。

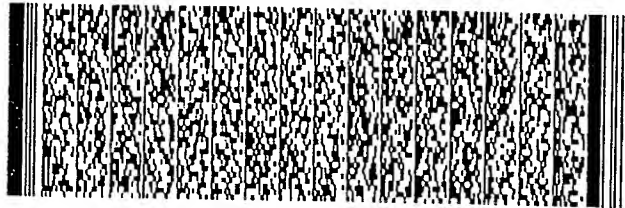
8、如申請專利範圍第1項所述之系統模組封裝結構，其中該第二基板為一球柵陣列 (BGA) 基板。

9、如申請專利範圍第1項所述之系統模組封裝結構，其中該第一基板面向該第二基板之一側面上至少形成有一焊墊，該第二基板面向該第一基板之一側面上至少形成有一凸塊 (bump)，該焊墊係與該凸塊接觸以電性連接該第一基板與該第二基板。

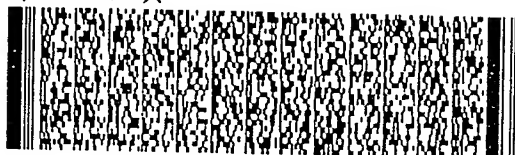
10、如申請專利範圍第1項所述之系統模組封裝結構，其中該第一基板面向該第二基板之一側面上至少形成有一焊墊，該第二基板面向該第一基板之一側面上至少形成有一凸塊 (bump)，該系統模組封裝結構更包含：
一電性連接板，其係位於該第一基板與該第二基板之間，以電性連接該焊墊與該凸塊。



第 1/20 頁



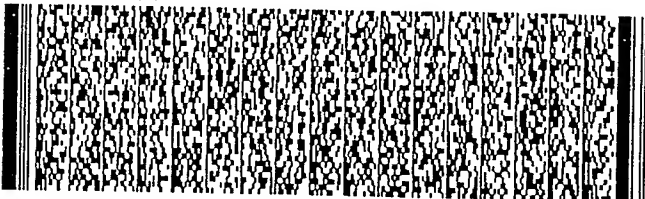
第 2/20 頁



第 3/20 頁



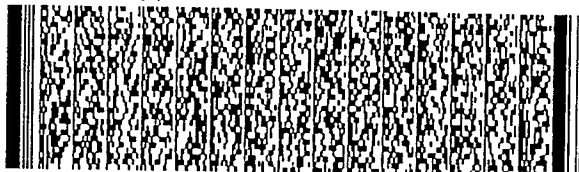
第 4/20 頁



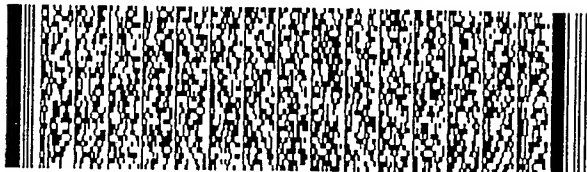
第 5/20 頁



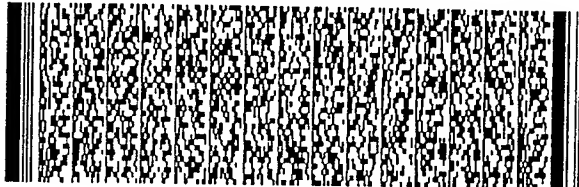
第 7/20 頁



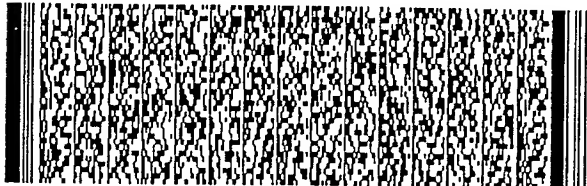
第 7/20 頁



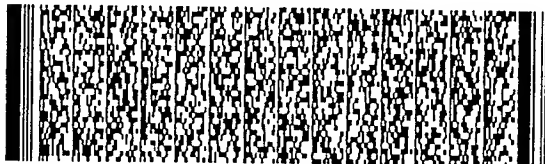
第 8/20 頁



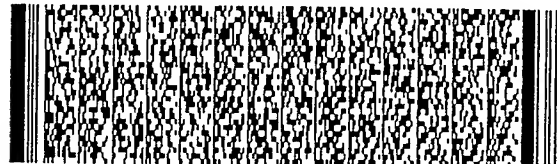
第 8/20 頁



第 9/20 頁



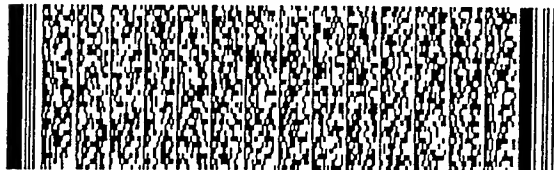
第 9/20 頁



第 10/20 頁



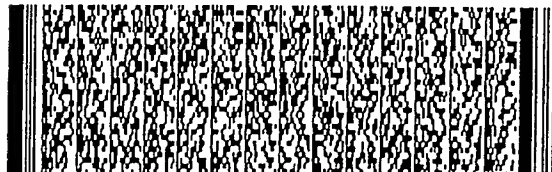
第 10/20 頁



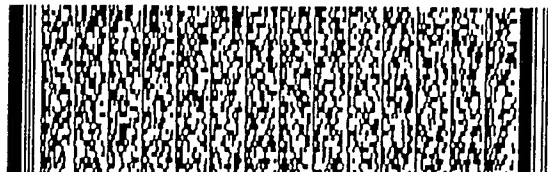
第 11/20 頁



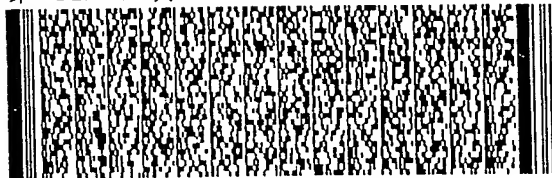
第 11/20 頁



第 12/20 頁



第 12/20 頁



第 13/20 頁



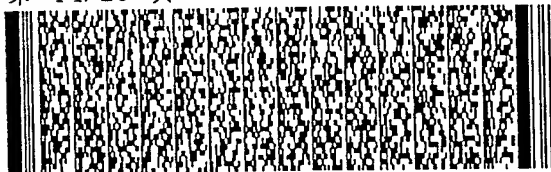
第 13/20 頁



第 14/20 頁



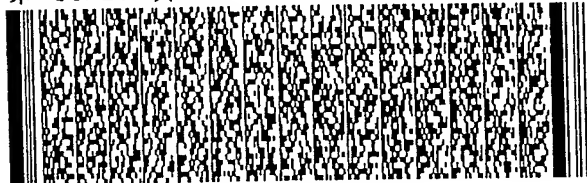
第 14/20 頁



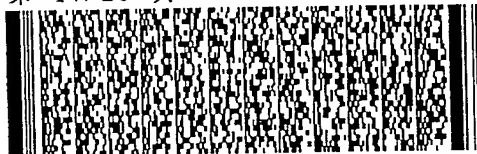
第 15/20 頁



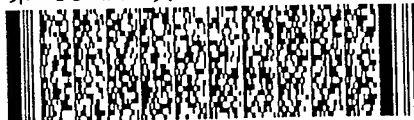
第 16/20 頁



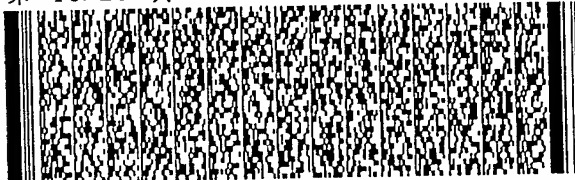
第 17/20 頁



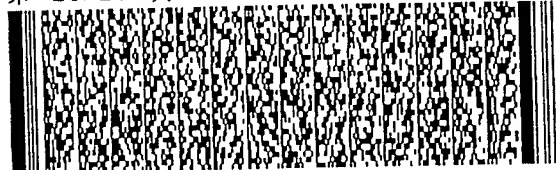
第 18/20 頁



第 19/20 頁



第 20/20 頁



圖式

1

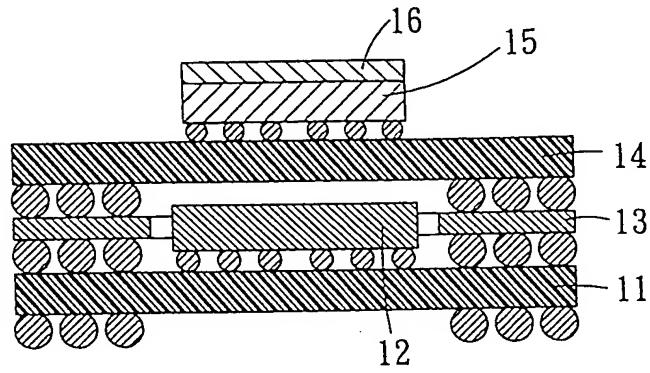


圖1A

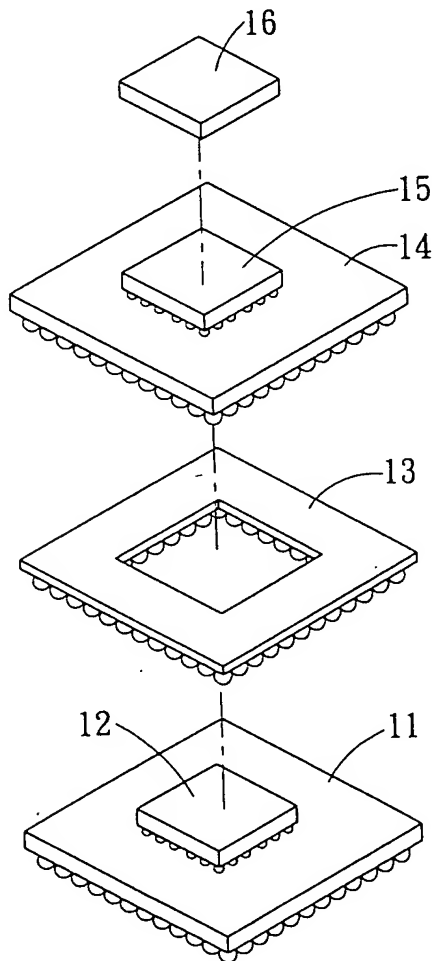


圖1B

裝

訂

線

圖式

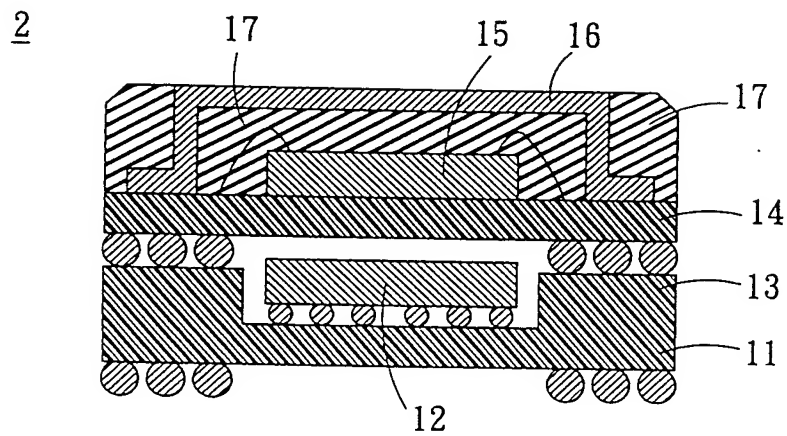


圖2

裝

訂

線

圖式

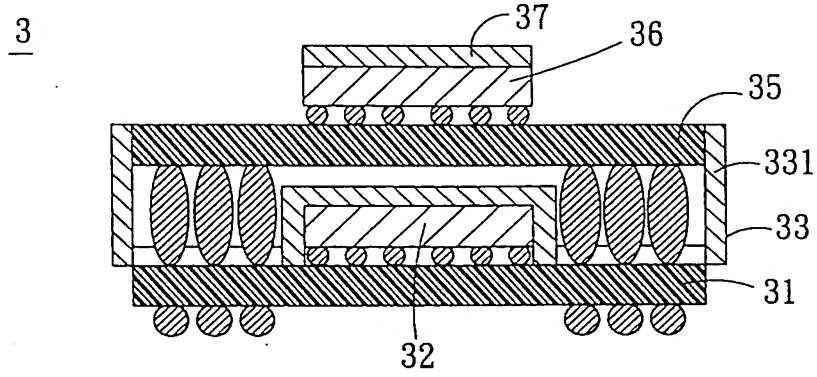


圖3

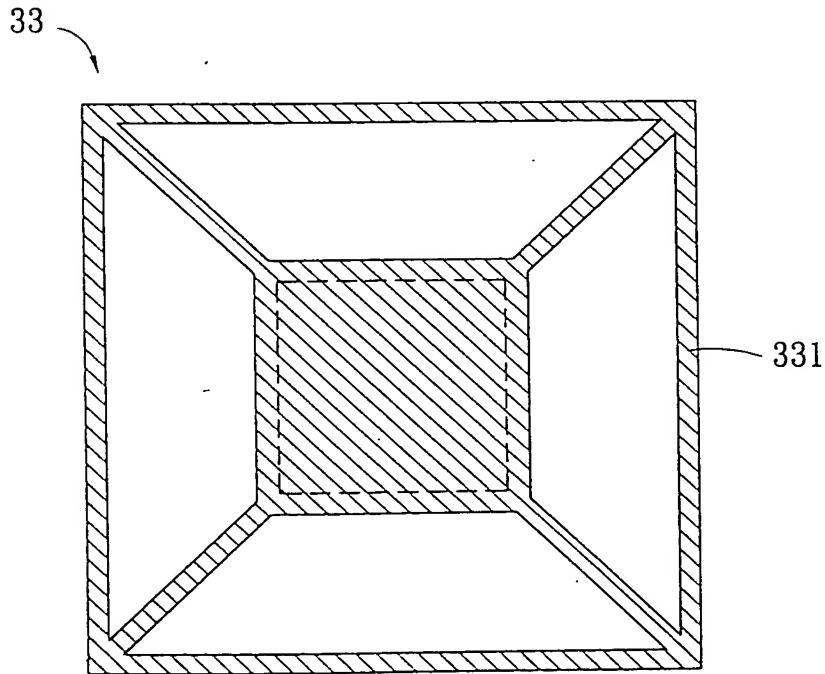


圖4

圖式

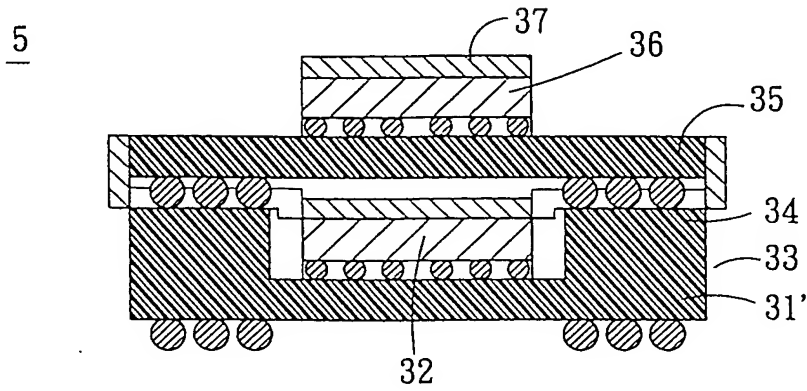


圖5

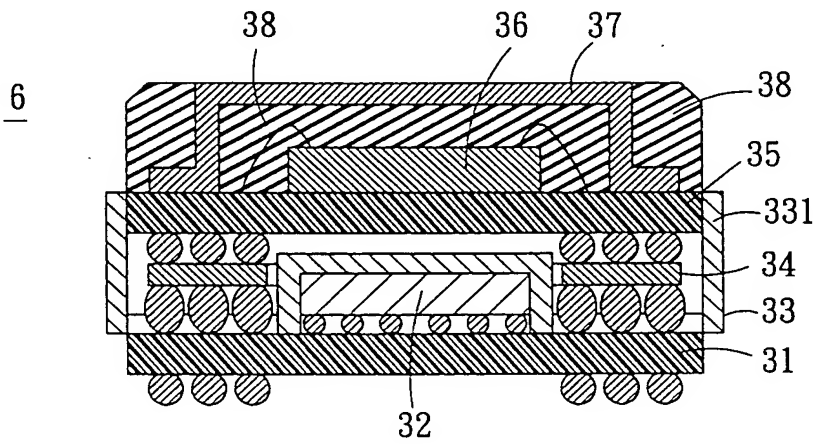


圖6

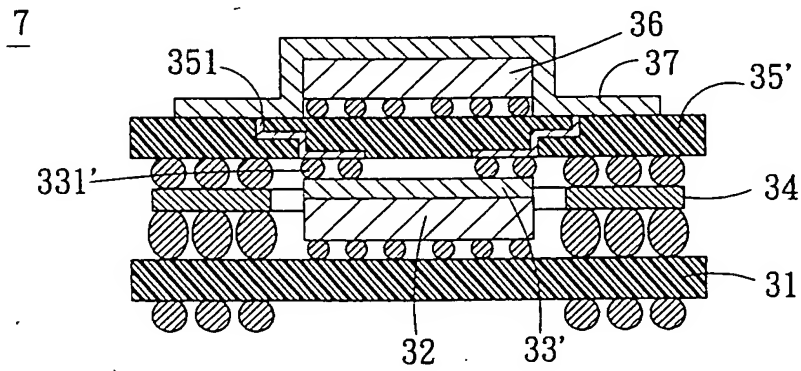


圖7

圖式

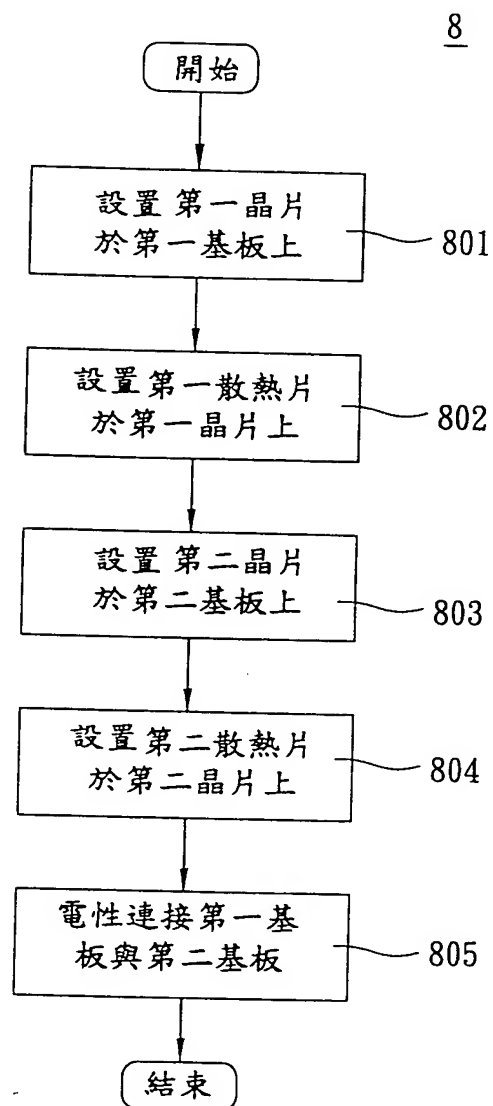


圖8

裝

訂

線